

**T.C.
MİLLÎ EĞİTİM BAKANLIĞI**

BİLİŞİM TEKNOLOJİLERİ

**KAYDEDİCİLER
523EO0074**

Ankara 2011

- Bu modül, mesleki ve teknik eğitim okul/kurumlarında uygulanan Çerçeve Öğretim Programlarında yer alan yeterlikleri kazandırmaya yönelik olarak öğrencilere rehberlik etmek amacıyla hazırlanmış bireysel öğrenme materyalidir.
- Millî Eğitim Bakanlığınca ücretsiz olarak verilmiştir.
- PARA İLE SATILMAZ.

İÇİNDEKİLER

AÇIKLAMALAR	ii
GİRİŞ	1
ÖĞRENME FAALİYETİ - 1	3
1. SERİ GİRİŞLİ KAYDEDİCİ	3
1.1. Seri Giriş – Seri Çıkış	3
1.2. Seri Giriş – Paralel Çıkış.....	5
1.3. Seri Giriş Kaydedici Entegresi (74164)	6
1.3.1. 74164 Entegresinin Seri Giriş – Seri Çıkış Olarak Kullanılması.....	7
1.3.2. 74164 Entegresinin Seri Giriş – Paralel Çıkış Olarak Kullanılması.....	8
UYGULAMA FAALİYETİ	10
ÖLÇME VE DEĞERLENDİRME	11
ÖĞRENME FAALİYETİ - 2	13
2. PARALEL GİRİŞLİ KAYDEDİCİ.....	13
2.1. Paralel Giriş – Paralel Çıkış	13
2.3.1. 7495 Entegresinin Paralel Giriş – Paralel Çıkış Olarak Kullanılması	16
2.3.2. 7495 Entegresinin Paralel Giriş – Seri Çıkış Olarak Kullanılması.....	17
UYGULAMA FAALİYETİ	18
ÖLÇME VE DEĞERLENDİRME	19
ÖĞRENME FAALİYETİ - 3.....	21
3. ÇOK AMAÇLI KAYDEDİCİ.....	21
3.1. Evrensel Kaydedici (Univeral Register -74194-).....	21
3.2. Diğer Kaydedici Entegreleri	25
UYGULAMA FAALİYETİ	29
ÖLÇME VE DEĞERLENDİRME	33
MODÜL DEĞERLENDİRME	35
CEVAP ANAHTARLARI.....	38
KAYNAKÇA.....	40

AÇIKLAMALAR

KOD	523EO0074
ALAN	Bilişim Teknolojileri
DAL/MESLEK	Bilgisayar Teknik Servisi
MODÜLÜN ADI	Kaydediciler
MODÜLÜN TANIMI	Bu modül, seri giriş – seri çıkış, seri giriş – paralel giriş, paralel giriş – paralel çıkış, paralel giriş – seri çıkış kaydedici uygulama devrelerini kapsamaktadır.
SÜRE	40/32
ÖN KOŞUL	Bu modülü alabilmek için sayıcılar modülünü tamamlamış olmak
YETERLİK	Seri ve paralel girişli kaydedici uygulamaları yapabilmek ve hafıza uygulaması gerektiren devreler gerçekleştirebilmek
MODÜLÜN AMACI	Genel Amaç Gerekli ortam sağlandığında kaydediciler uygulamalarını gerçekleştirebileceksiniz. Amaçlar 1. Seri girişli kaydedici uygulamalarını yapabilecek ve hafıza uygulaması gerektiren devreler gerçekleştirebileceksiniz. 2. Paralel girişli kaydedici uygulamalarını yapabilecek ve hafıza uygulaması gerektiren devreler gerçekleştirebileceksiniz. 3. Çok amaçlı kaydedici uygulamalarını yapabileceksiniz.
EĞİTİM ÖĞRETİM ORTAMLARI VE DONANIMLARI	Ortam Atölye ve laboratuvar Donanım DC güç kaynağı, kaydedici entegreleri, elektronik malzemeler, malzeme ve takım çantası
ÖLÇME VE DEĞERLENDİRME	➤ Her faaliyet sonrasında o faaliyetle ilgili değerlendirme soruları ile kendi kendinizi değerlendireceksiniz. ➤ Modül sonunda uygulanacak ölçme araçları ile modül uygulamalarında kazandığınız bilgi ve beceriler ölçülerek değerlendirilecektir.

GİRİŞ

Sevgili Öğrenci,

Hepimizin farkında olduđu gibi çağımız bilgi çağıdır. Bilgi, gelişmiş toplumlarda ekonomik gelişmelerin anahtarı haline gelmiştir. Teknoloji ise eğitim sürecinin geliştirilmesinde önemli rol oynamaktadır. Toplamların yeni teknolojik gelişmeleri izlemeleri ve kendilerine uyarlamaları zorunlu hale gelmiştir.

Ülkemizde de bilgi toplumunun simgesi olan bilgisayar ve bilgisayara dayalı bilgi ve iletişim teknolojilerinin her alanda kullanımının yaygınlaşması sonucu son yıllarda eğitim kurumlarında alana yönelik eğitim verilmesi ihtiyacı doğmuştur. Yaşamakta olduğumuz enformasyon çağında artık bilgiyi ezberleyen değil; bilgiye ulaşabilen, bilgiyi kullanabilen ve yaratıcı düşünen bireylere ihtiyaç vardır.

Bilgisini günlük gelişmelere paralel olarak yenileyen ve sürekli bilgi düzeyini artıran bireyler her zaman bir adım önde olacaklardır. Bizler de hızla değişen teknolojik gelişmelere uyum sağlayabilmek için kendimizi bilgiyle donatmalıyız.

Günümüzde hepimiz hangi mesleğe mensup olursak olalım mutlaka bilgisayar kullanmaya ihtiyaç duyarız. Bunun sonucu olarak da günlük hayatta sürekli kullandığımız bilgisayar oluşturan donanımların özelliklerini, çalışma sistemlerini merak ederiz.

Sizlerin de bilişim teknolojileri alanında çalışacak birer meslek elemanı olarak bilgisayar donanımları ve bunların işleyişleriyle ilgili bilgi ve becerilerinizi geliştirmeniz kaçınılmazdır.

Bu modülde kaydediciler ile ilgili çalışmalar yaparak hafıza uygulaması gerektiren devreler gerçekleştirebileceksiniz.

Bu modülü oluşturan kaydedicileri öğrenmek için gerekli dikkati ve özveriyi göstereceğinize inanıyoruz.

Başarılar...

ÖĞRENME FAALİYETİ-1

AMAÇ

Gerekli ortam sağlandığında seri girişli kaydedici uygulamaları yapabileceksiniz.

ARAŞTIRMA

- Seri giriş – seri çıkış kaydedicileri araştırınız.
- Seri giriş – paralel çıkış kaydedicileri araştırınız.
- Seri giriş kaydedici entegreleri kataloglardan ve İnternette araştırınız.

1. SERİ GİRİŞLİ KAYDEDİCİ

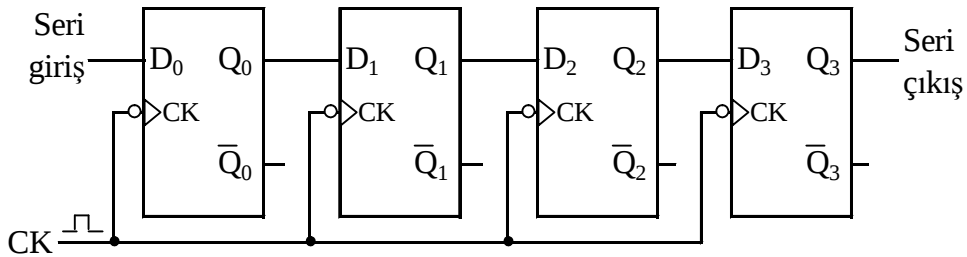
Bilgiyi geçici olarak depolayan, sağa veya sola kaydırabilen flip – flop’lardan (FF) oluşan devrelere kaydedici (register) denir.

Bilgiyi transfer etmek için dört çeşit yöntem kullanılır. Bunlar:

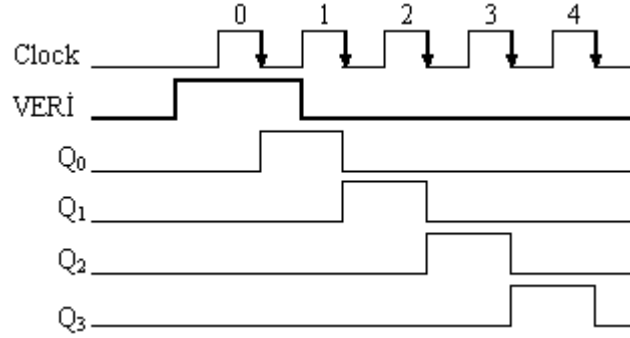
- Seri giriş – seri çıkış
- Seri giriş – paralel çıkış
- Paralel giriş – paralel çıkış
- Paralel giriş – seri çıkış

1.1. Seri Giriş – Seri Çıkış

Girişine uygulanan seri bilgiyi, seri olarak çıkışına taşıyan devreye seri girişli - seri çıkışlı devre denir. Flip – flop (FF) adedi kadar clock pulsı (CK) uygulandığında girişteki tek bitlik bilgi çıkıştan alınır.



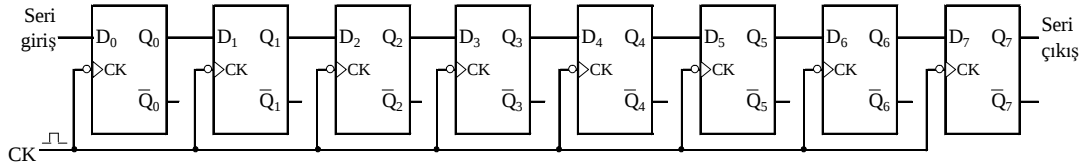
Şekil 1.1: Dört bitlik seri giriş – seri çıkış



Şekil 1.2: Seri giriş – seri çıkış dalga şekli

Şekil 1.2’deki çıkış dalga şekli Şekil 1.1’de örnek olarak verilen dört bitlik seri giriş – seri çıkış devresine aittir. Şekil 1.2’deki dalga şekli incelendiğinde; 0. CK (clock palsi) geldiğinde D0 girişinde “1” olduğundan Q0 çıkışı “1” olur. Diğer FF girişleri “0” olduğundan çıkışları da “0” olur.

Giriş bilgisi (VERİ), 0. CK’den sonra sıfıra inmektedir. 1. CK uygulandığı sırada giriş bilgisi “0” olduğundan Q0 çıkışı “0” olur. D1 girişi “1” olduğundan Q1=1, diğerleri “0” olur. Girişten uygulanan “1” şeklindeki ilk VERİ bilgisi bu şekilde dört CK’den sonra son çıkışa (Q3) ulaşmış olur.



Şekil 1.3: Sekiz bitlik seri giriş – seri çıkış

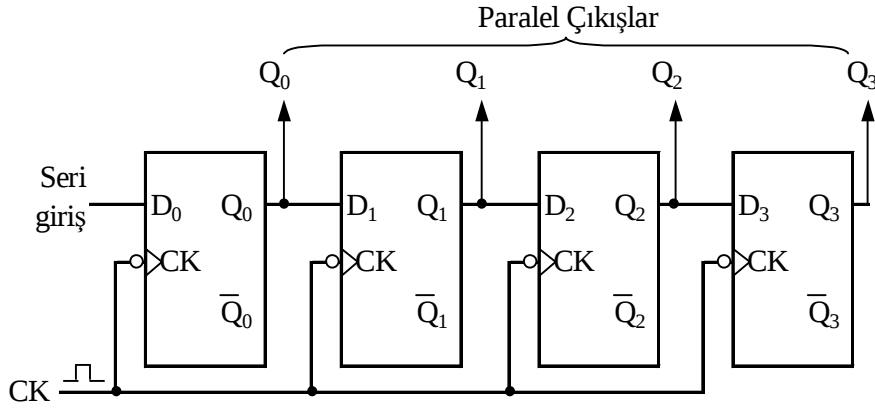
Şekil 1.3’teki sekiz bitlik blok şema, Şekil 1.1’deki dört bitlik blok şemanın benzeridir. Çalışma sistemleri aynıdır ve FF adedini ihtiyaç sayısı kadar artırmak mümkündür. Sekiz bitlik devrenin de seri bilgi girişi ilk FF’nin D0 girişidir. Tüm FF çıkışlarının sıfırlandığını düşünelim. Bu durumda D0 hariç, tüm FF girişlerinde (D1-D7) “0” bilgisi hazır beklemektedir. D0 girişine dışarıdan seri bilgi girişi yapılmaktadır. Diğerlerinden farklı olarak D0 girişine “1” uyguladığımızı varsayalım. CK uygulandığı anda sadece Q0=1, diğer çıkışlar “0” olur.

Seri giriş bilgisini yine “1” yapalım. Bu durumda D0=1, D1=1 (ilk CK uygulandığında D0=1 olduğundan Q0=1 değerini aldığından ve Q0 doğrudan D1 e bağlı bulunduğundan D1=1 olmaktadır) diğer girişler “0” dır. Yeni CK uygulandığında girişi “1” olan FF’lerin çıkışı “1”, girişi “0” olan FF’lerin çıkışı “0” olur. Buna göre örneğin; 10101010 bilgisini belleğe kaydetmek için sayının sağından başlamak üzere sırasıyla ve tek tek seri girişe uygulanır. Her bir bitlik yükleme için ayrı CK uygulanır. Sekiz bitlik 10101010 bilgisinin tamamının Şekil 1.3’teki devreye yüklenmesi için sekiz CK uygulanır. Devrenin paralel çıkışları olmadığı için sadece Q7 deki çıkış bilgisi okunur. Diğer bitleri de çıkıştan almak

için 7 adet CK uygulamamız gerekir. Her CK sonrasında Q7 deki bilgi yenisiyle yer değiştirir.

1.2. Seri Giriş – Paralel Çıkış

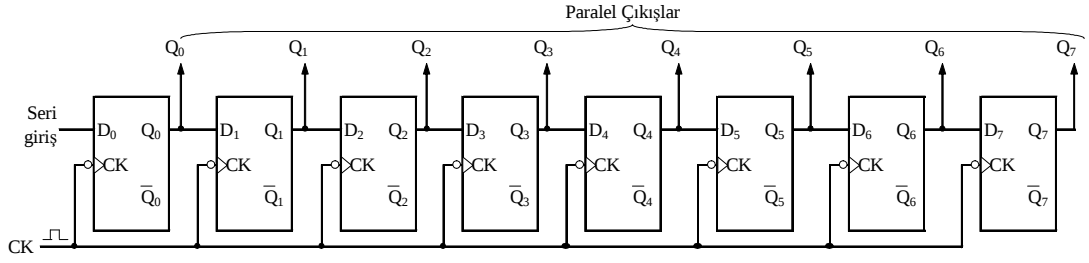
Girişine uygulanan seri bilgiyi, çıkışlarından paralel olarak veren devreye seri girişli – paralel çıkışlı devre denir. Şekil 1.4'te dört bitlik seri giriş – paralel çıkış devresi görülmektedir. Devrenin çalışma sistemi seri giriş – seri çıkış devresi ile aynıdır. Aradaki fark; Şekil 1.4'teki paralel çıkış devresinde paralel çıkış uçlarının bağlı olmasıdır. Böyle bir devreyi hem seri giriş – seri çıkış, hem de seri giriş – paralel çıkış olarak kullanmak mümkündür.



Şekil 1.4: Dört bitlik seri giriş – paralel çıkış

Şekil 1.5'teki sekiz bitlik blok şema, Şekil 1.4'teki dört bitlik blok şemanın benzeridir. Her iki devrenin de çalışma sistemleri seri giriş – seri çıkış devrelerine benzemektedir.

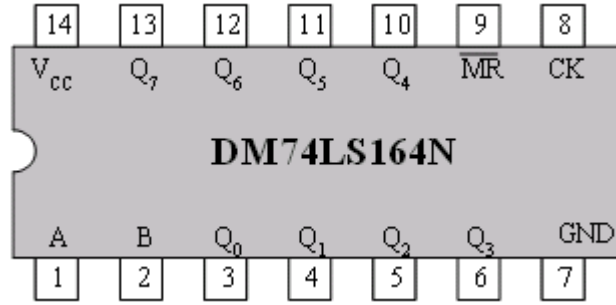
Şekil 1.5'teki sekiz bitlik devreye örneğin; 10101010 bilgisini yükleyelim. Bunun için sayının sağından başlanarak bilgiler sırasıyla ve tek tek seri girişe uygulanır. Her bir bitlik yükleme için ayrı CK uygulanır. Sekiz bitlik 10101010 bilgisinin tamamının devreye yüklenmesi için sekiz CK uygulanır. Devrenin paralel çıkışlarından (Q0-Q7) 10101010 bilgisi okunur. Seri olarak yüklediğimiz bu paralel bilgileri hem paralel hem de seri olarak kullanabiliriz. Paralel olarak kullanmak için özel bir işleme gerek yoktur, doğrudan çıkış uçlarını istediğimiz devreye bağlayabiliriz. Eğer seri olarak kullanmamız gerekiyorsa seri çıkış olarak Q7 yi kullanırız ve her defasında bir bitlik bilgiyi Q7 ye göndermek için bir adet CK uygularız. Toplam 7 CK sonunda 10101010 bilgisini Q7 den sırasıyla alırız. Her CK sonrasında Q7 deki bilgi yenisiyle yer değiştirir.



Şekil 1.5: Sekiz bitlik seri giriş – paralel çıkış

1.3. Seri Giriş Kaydedici Entegresi (74164)

DM74LS164N entegresi seri girişli olup sekiz adet paralel çıkışa sahiptir.



Şekil 1.6: 74164 entegresi

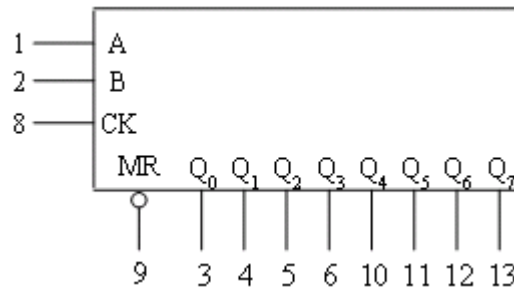
Tablo 1.1’de verilen doğruluk tablosunu Şekil 1.6 ve Şekil 1.7’de verilen 74164 entegresinin ayak bağlantılarıyla birlikte inceleyelim. Öncelikle şunu belirtmekte fayda var, bir girişi aktif yapmak için duruma göre “0” veya “1” uygulamak gerekir. Girişi aktif yapacak değerin hangisi olduğunu (0/1) anlamının en uygun yöntemi doğruluk tablosuna bakmaktır. Ancak bunu pratik olarak anlamının bir yolu da entegre sembolünü incelemektir. Şekil 1.6’daki entegre sembolüne bakınız. 9 numaralı ayak olan MR ifadesinin üzerinde bir çizgi göreceksiniz. Aynı şekilde Şekil 1.7’deki blok sembolüne baktığınızda MR ucunun önündeki küçük daireyi göreceksiniz. Bunların her ikisinin anlamı aynıdır. MR ucunu aktif yapmak için uygulanması gereken değer “0”dır. RESET (Master Reset – MR) girişinin görevi, aktif yapıldığında entegre çıkışlarını sıfırlamaktır. Buna göre 74164 entegresinin reset ucu “0” yapıldığında tüm çıkışlar “0” olur. Şimdi Tablo 1.1’e bakınız RESET satırının MR sütununda “0” olduğu için Q0 ve Q1-Q7 çıkışları “0” değerini almıştır. Aynı satırda A ve B değerlerinin karşısında “X” değeri vardır. “X”in anlamı önemsizdir. Dolayısıyla entegre resetlendiğinde A ve B girişlerine girilen bilgilerin önemi yoktur.

İŞLEM MODU	GİRİŞ			ÇIKIŞ	
	$\overline{MR}$	A	B	Q_0	$Q_1 - Q_7$
RESET	0	X	X	0	0 - 0
KAYDIRMA	1	0	0	0	$Q_0 - Q_6$
	1	0	1	0	$Q_0 - Q_6$
	1	1	0	0	$Q_0 - Q_6$
	1	1	1	1	$Q_0 - Q_6$

Tablo 1.1: 74164 entegresinin doğruluk tablosu

Şekil 1.5’e bakınız; sekiz bitlik seri giriş – paralel çıkış devresinin bir adet seri girişi sekiz adet paralel çıkışı vardır. Aynı zamanda Q7 çıkışı seri bilgi çıkışıdır. Tablo 1.1’de paralel çıkış uçları Q0-Q7 yi görmekteyiz; ancak seri giriş olarak D0 ucunu görememekteyiz. Burada seri giriş uçları A ve B’dir. Tablonun A ve B sütunlarına dikkatlice baktığımızda sadece A ve B girişlerinin her ikisi aynı anda “1” yapıldığında Q0 “1” olmaktadır.

74164 entegresini deney amaçlı kullanırken A ve B uçlarını birleştirip Şekil 1.3 veya Şekil 1.5’teki devrenin D0 girişine benzetebiliriz.

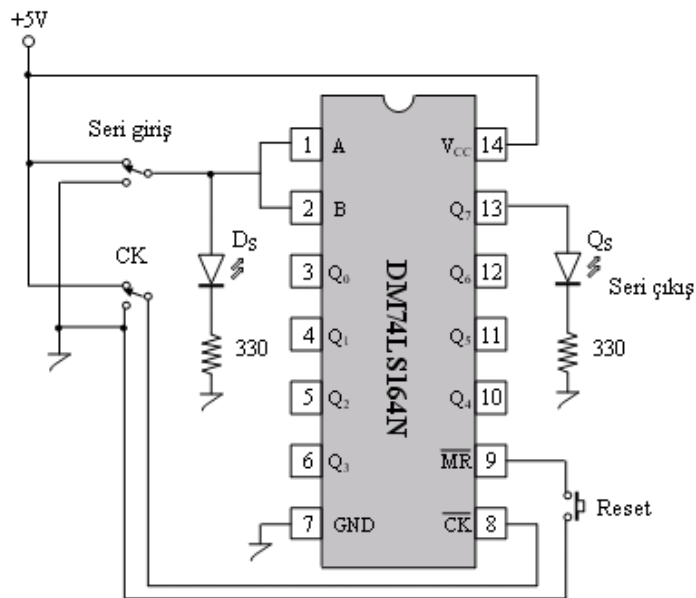


Şekil 1.7: 74164 entegresinin ayak bağlantıları

Tablo 1.1’i incelemeye devam edelim. KAYDIRMA işlemini gerçekleştirebilmek için MR girişinin mutlaka “1” olması gerekir. MR=1 iken A ve B uçlarına girilen bilgiler ilk CK’dan sonra Q0 çıkışında görülür. Sonraki her CK’nin peşinden bilgiler kayarak bir sonraki çıkışa ilerler. Sekizinci clock palsinden sonra sekiz bitlik seri giriş bilgisi Q0-Q7 çıkışlarına yerleşir. Paralel çıkışlardaki bu bilgi ister paralel çıkışlardan istenirse de seri çıkıştan alınarak kullanılabilir.

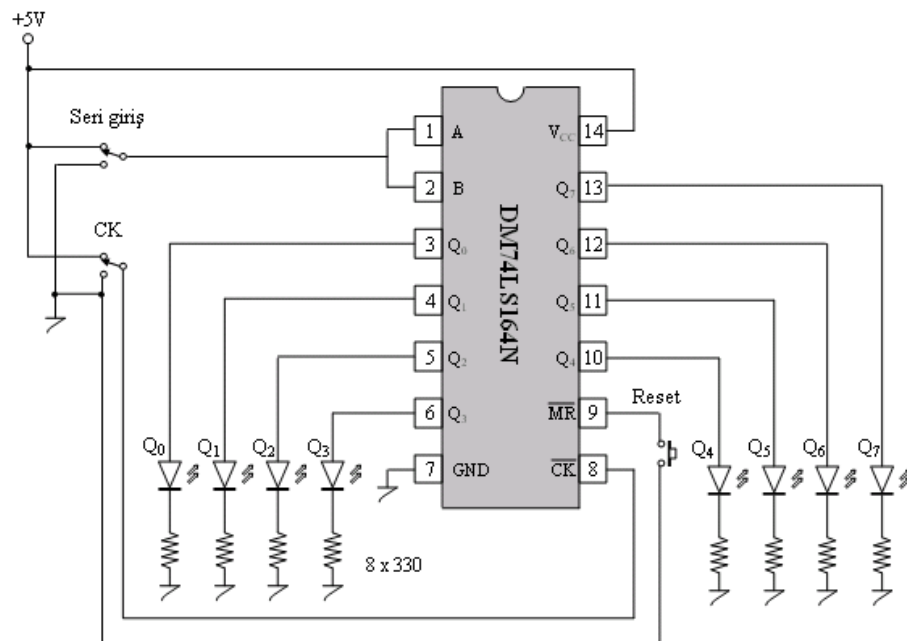
1.3.1. 74164 Entegresinin Seri Giriş – Seri Çıkış Olarak Kullanulması

DM74LS164N entegresi seri girişli olup sekiz adet paralel çıkışa sahiptir. Girilen seri bilgi, ilk CK’dan sonra Q0 çıkışında görülür. Sonraki her CK’dan sonra kayarak bir sonraki çıkışa ilerler. Sekizinci CK’dan sonra Q7 çıkışından alınır.



Şekil 1.7’deki devrede de görüldüğü gibi paralel çıkışlardan sadece sonuncusu (Q7) kullanıldığından, devre seri giriş – seri çıkış olarak çalışır.

1.3.2. 74164 Entegresinin Seri Giriş – Paralel Çıkış Olarak Kullanılması



74164 entegresi seri girişli olup sekiz adet paralel çıkışa sahiptir. Girilen seri bilgi, ilk CK'den sonra Q0 çıkışında görülür. Sonraki her CK'den sonra kayarak bir sonraki çıkışa ilerler. Sekiz bitlik bir bilginin tamamını paralel çıkışlara yüklemek için, bitlerin “0” ya da “1” durumuna göre sırasıyla seri girişte tek tek bilgi girilir ve her bitlik bilginin peşinden CK uygulanır. Sekiz adet CK'den sonra seri girişteki sekiz bitlik bilginin tamamı paralel çıkışlara yüklenmiş olur.

UYGULAMA FAALİYETİ

İşlem Basamakları	Öneriler
➤ Şekil 1.9'deki devreyi kurunuz.	➤ Devreyi doğrudan deney bordu üzerine kurunuz. ➤ CK ve seri giriş anahtarlarını "0" konumuna getiriniz.
➤ Devreye enerji uygulayınız.	➤ Güç kaynağınızın sabit 5V uçlarını kullanınız. ➤ Gerilimin tam 5V olmasına dikkat ediniz.
➤ Çıkışların tümünü sıfırlayınız.	➤ Çıkışların tümünü aynı anda "0" yapmak için Reset butonuna basınız. ➤ Reset butonuna basmakla 9 numaralı uca "0" uyguladığınıza dikkat ediniz.
➤ Seri girişi "1" yapınız.	➤ Seri girişi "1" yapmak için seri giriş anahtarını +5V konumuna getiriniz.
➤ Tam sekiz adet CK (clock palsi) uygulayınız.	➤ Her bir CK uygulaması için; CK anahtarını önce "1" sonra "0" yapınız. ➤ Sekiz adet CK uygulamak için; CK anahtarını sekiz defa önce "1" sonra "0" yapınız.
➤ Uyguladığınız sekiz adet CK sonucunda tüm çıkışların "1" olduğuna dikkat ediniz.	➤ Çıkışların tümünün "1" olması demek; bu çıkışlara (Q0-Q7) bağlı LED'lerin tümünün yanması demektir. Çıkış LED'lerinin tümünün yandığına dikkat ediniz.
➤ Seri girişi kullanarak paralel çıkışlara 10101010 bilgisini yükleyiniz.	➤ Bilgiyi yüklemeye sağdan başlayınız. Seri giriş anahtarını "0" yapınız ve CK uygulayınız. ➤ Seri giriş anahtarını "1" yapınız ve CK uygulayınız. ➤ Bu işlemleri tüm bitler bitene kadar tekrarlayınız. ➤ Sekiz CK sonunda 10101010 bilgisinin paralel çıkışlara yüklendiğini görünüz.

ÖLÇME VE DEĞERLENDİRME

OBJEKTİF TEST (ÖLÇME SORULARI)

Aşağıdaki soruları dikkatlice okuyarak uygun cevap şıkkını (Doğru / Yanlış) işaretleyiniz.

1. Seri giriş – seri çıkış bilgiyi transfer etme yöntemlerindendir. (D / Y)
2. Dört bitlik seri bilgiyi paralel çıkışlardan alabilmek için beş adet CK uygulamak gerekir. (D / Y)
3. Kaydedici devrelerde D tipi FF kullanmak en kullanışlı yöntemdir. (D / Y)
4. 74164 entegresi seri giriş – seri çıkış olarak kullanılabilir. (D / Y)
5. 74164 entegresi seri giriş – paralel çıkış olarak kullanılabilir. (D / Y)
6. 74164 entegresi paralel giriş – paralel çıkış olarak kullanılabilir. (D / Y)
7. 74164 entegresi paralel giriş – seri çıkış olarak kullanılabilir. (D / Y)
8. Entegre sembolünde herhangi bir giriş ucunda küçük bir daire varsa, buraya “1” uygulandığında aktif olacağı anlaşılır. (D / Y)
9. Entegre sembolü üzerinde Q yazan ayaklar çıkış uçlarıdır. (D / Y)
10. 74164 entegresinde seri giriş için A ve B uçları kesinlikle birleştirilemez. (D / Y)

DEĞERLENDİRME

Cevaplarınızı cevap anahtarı ile karşılaştırınız. Doğru cevap sayınızı belirleyerek kendinizi değerlendiriniz. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt yaşadığınız sorularla ilgili konuları geri dönerek tekrar inceleyiniz. Tüm sorulara doğru cevap verdiyseniz diğer modüle geçiniz.

PERFORMANS TESTİ (YETERLİK ÖLÇME)

Değerlendirme Ölçütleri	Evet	Hayır
1. Şekil 1.9'deki devreyi doğru şekilde kurabildiniz mi ?		
2. Devreyi kurduktan sonra enerji uyguladınız mı?		
3. Çıkışların tümünü sıfırlayabildiniz mi?		
4. Seri girişi "1" yapabildiniz mi?		
5. Devreye tam sekiz adet CK uyguladınız mı ?		
6. Uyguladığınız sekiz adet CK sonucunda çıkışların tümü "1" oldu mu?		
7. 10101010 bilgisini paralel çıkışlara yükleyebildiniz mi?		

DEĞERLENDİRME

Yaptığınız değerlendirme sonunda "Hayır" şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Eksikliklerinizi araştırarak ya da öğretmeninizden yardım alarak tamamlayabilirsiniz. Cevaplarınızın tamamı "Evet" ise bir sonraki faaliyete geçiniz.

ÖĞRENME FAALİYETİ-2

AMAÇ

Gerekli ortam sağlandığında paralel girişli kaydedici uygulamaları yapabileceksiniz.

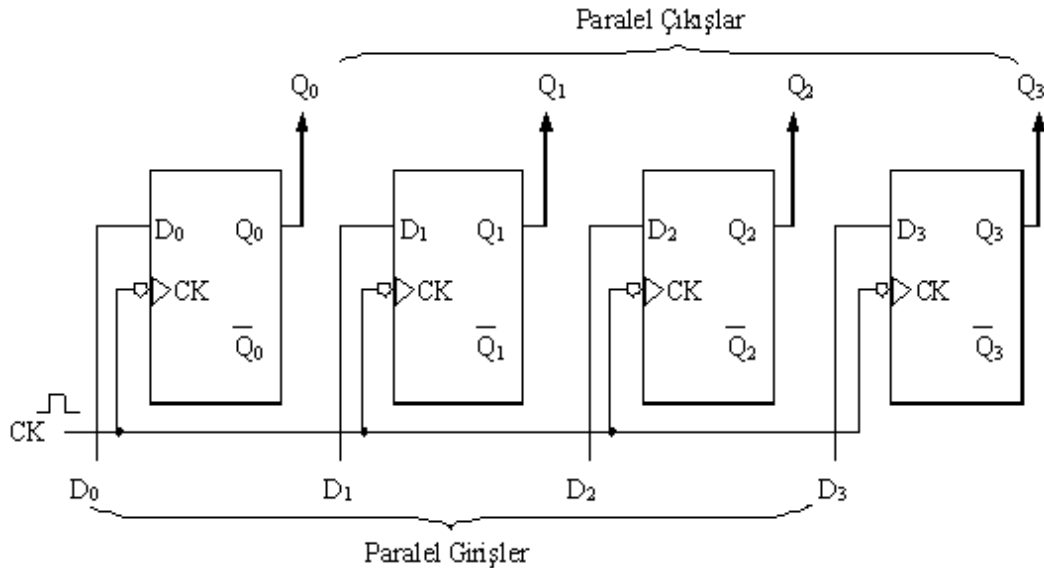
ARAŞTIRMA

- Paralel giriş – seri çıkış kaydedicileri araştırınız.
- Paralel giriş – paralel çıkış kaydedicileri araştırınız.
- Paralel giriş kaydedici entegreleri kataloglardan ve İnternette araştırınız.

2. PARALEL GİRİŞLİ KAYDEDİCİ

2.1. Paralel Giriş – Paralel Çıkış

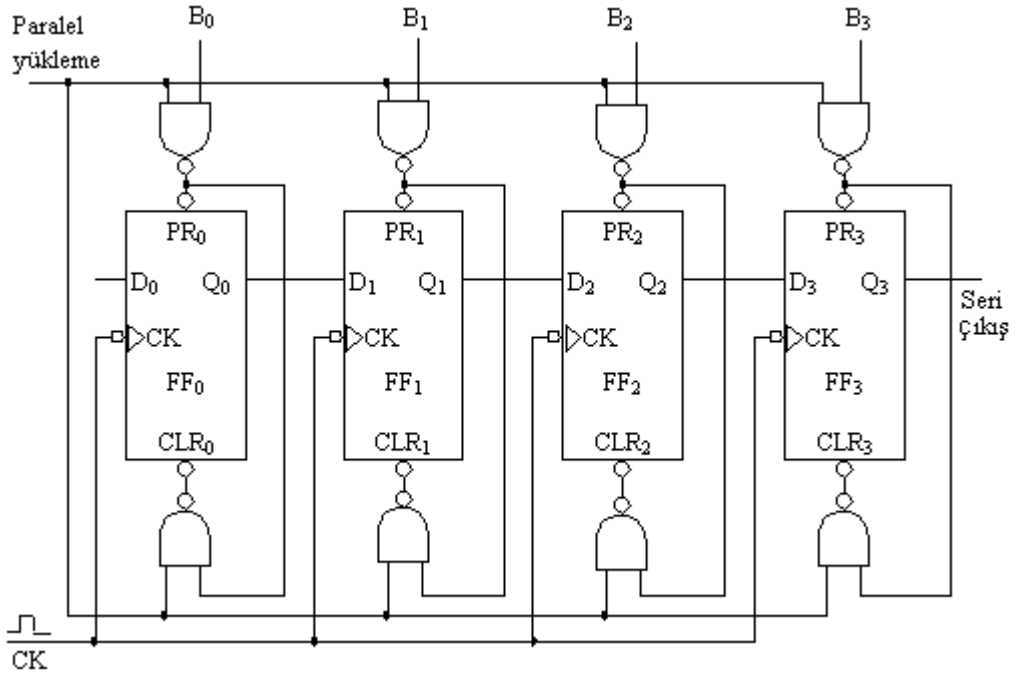
Girişine uygulanan paralel bilgiyi, tek clock palsiyle paralel çıkışlarına yükleyen devreye paralel girişli – paralel çıkışlı devre denir.



Şekil 2.1: Dört bitlik paralel giriş – paralel çıkış

Girişe uygulanan paralel bilgi, paralel çıkışlara tek CK ile yerleşir. Başka bir ifadeyle; bilginin tamamının çıkışa aktarılması için bir CK yeterlidir. Örneğin; Şekil 2.1’de verilen devrede 1011 bilgisini paralel çıkışlara yerleştirmek için D0=1, D1=0, D2=1, D3=1 yapılır. Paralel girişlerde 1011 bilgisi bekler durumdayken CK uygulanır. CK uygulandıktan sonra 1011 bilgisi Q0=1, Q1=0, Q2=1, Q3=1 şeklinde paralel çıkışlardan alınır.

2.2. Paralel Giriş – Seri Çıkış



Şekil 2.2: Dört bitlik paralel giriş – seri çıkış

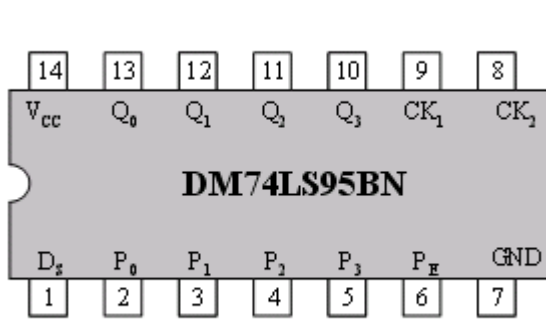
Girişine uygulanan paralel bilgiyi, seri çıkışından veren devreye paralel girişli – seri çıkışlı devre denir. Paralel girişteki bilgiyi seri çıkıştan alabilmek için FF sayısı kadar CK'ye ihtiyaç vardır. Örneğin, dört bitlik paralel bilginin tamamının seri çıkıştan alınabilmesi için dört CK gerekir. Son CK uygulandığında bilginin tamamı kaybolur. Eğer paralel bilginin son bitinin çıkışta kalması istenirse son CK uygulanmaz.

Şekil 2.2'deki blok şemada görüldüğü gibi FF'lerin CK girişleri paralel bağlandığı için devre senkron olarak çalışır. Paralel bilgi girişleri FF'lerin PR (preset) ve CLR (clear) girişlerine uygulanır. Paralel girişlerin etkin olabilmesi için paralel yüklemeye girişinin aktif (lojik – 0) yapılması gerekir. CK uygulanmadan önce D girişleri etkisizdir. CK aktif olduğu anda D girişindeki bilgi ilgili FF'nin çıkışına aktarılır; ancak PR ve CLR uçları CK'den bağımsızdır. Örneğin, Şekil 2.2'deki paralel girişlere 1101 bilgisi uygulanıp, seri olarak çıkıştan alınmak istenirse; B0=1, B1=1, B2=0, B3=1 olarak verilir ve paralel yüklemeye ucundan transfer palsi uygulanmalıdır. Bu durumda Q0=1, Q1=1, Q2=0, Q3=1 olarak FF çıkışlarına aktarılır.

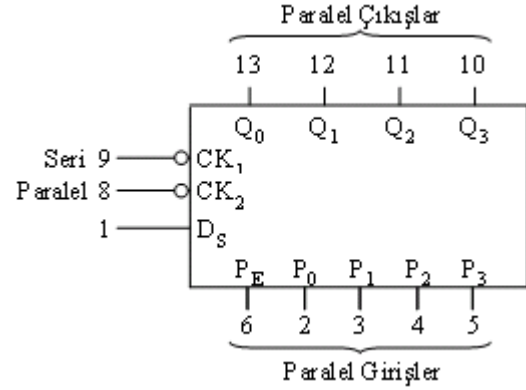
Böylece dört bitlik paralel bilginin en sağındaki (en önemsiz) bit seri çıkıştan (Q3) alınır. Diğer üç bitlik paralel bilginin de çıkıştan alınabilmesi için üç CK daha uygulamak gerekir. Paralel yükleme palsy başlangıçta bir defaya mahsus verildikten sonra diğer üç CK süresince kullanılmayacağından pasif durumdadır. Bu durumda VEDEĞİL (NAND) kapılarının çıkışları “1” olur. Dolayısıyla PR ve CLR girişleri FF’ler için önemsizdir. Bu durumda FF çıkışları D girişlerine göre konum değıştirir.

2.3. Paralel Giriş Kaydedici Entegresi (7495)

7495 entegresi seri giriş – seri çıkış, seri giriş – paralel çıkış, paralel giriş – paralel çıkış, paralel giriş – seri çıkış olarak kullanıma uygundur; ancak dört bitlik olduğu için seri girişli devrelerde kullanımı avantajlı olmaz.



Şekil 2.3: 7495 entegresi



Şekil 2.4: 7495 entegresinin ayak bağlantıları

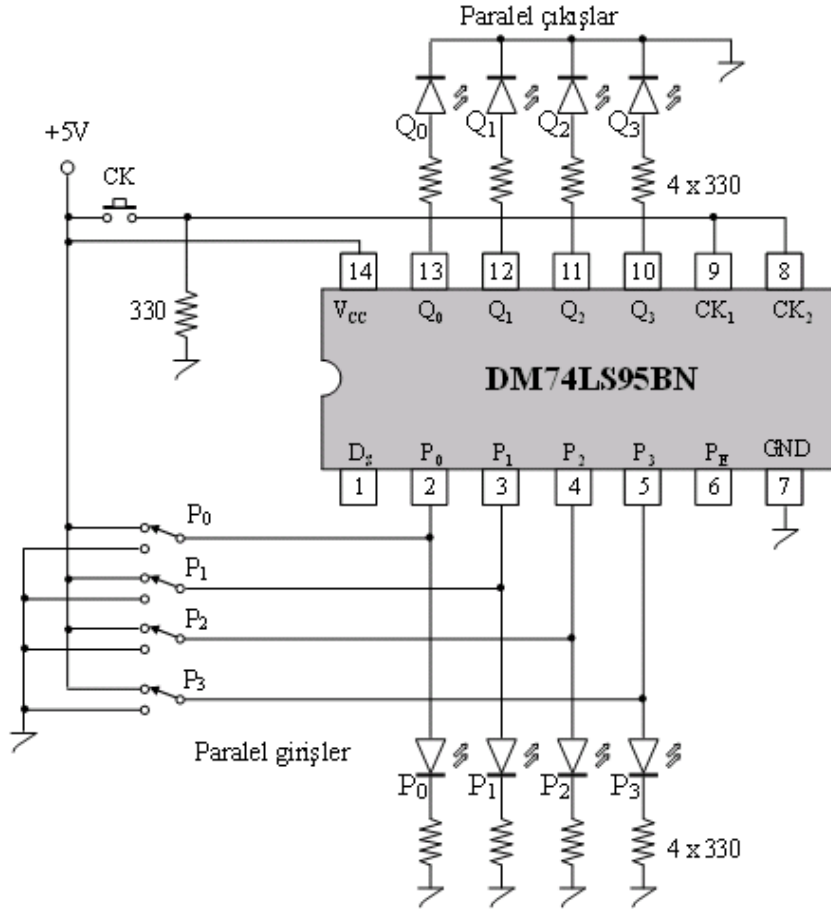
İŞLEM MODU	GİRİŞLER					ÇIKIŞLAR			
	PE	CK1	CK2	DS	Pn	Q0	Q1	Q2	Q3
Kaydırma	0		X	0	X	0	Q0	Q1	Q2
	0		X	1	X	1	Q0	Q1	Q2
Paralel Yükleme	1	X		X	Pn	P0	P1	P2	P3
Değişim Modu		0	0	X	X	Değişmez			
		0	0	X	X	Değişmez			
		1	0	X	X	Değişmez			
		1	0	X	X	Belirsiz			
		0	1	X	X	Belirsiz			
		0	1	X	X	Değişmez			
		1	1	X	X	Belirsiz			
		1	1	X	X	Değişmez			

Tablo 2.1: 7495 entegresinin doğruluk tablosu

7495 entegresinin 1 numaralı ayağı seri bilgi (DS) girişidir. CK, seri girişler için 9 numaralı ayağa, paralel girişler için 8 numaralı ayağa uygulanır. Eğer sadece seri ya da paralel girişlerden birisi tercih edilecekse 8 ve 9 numaralı ayakların birleştirilmesinin sakıncası olmaz. Entegrenin 6 numaralı ayağı (PE) “0” yapıldığında seri giriş kullanılır ve kaydırma işlemi yapar. Paralel girişleri paralel çıkışlara aktarmak için PE=1 yapılmalıdır (PE boş bırakıldığında “1” olarak kabul görür).

2.3.1. 7495 Entegresinin Paralel Giriş – Paralel Çıkış Olarak Kullanılması

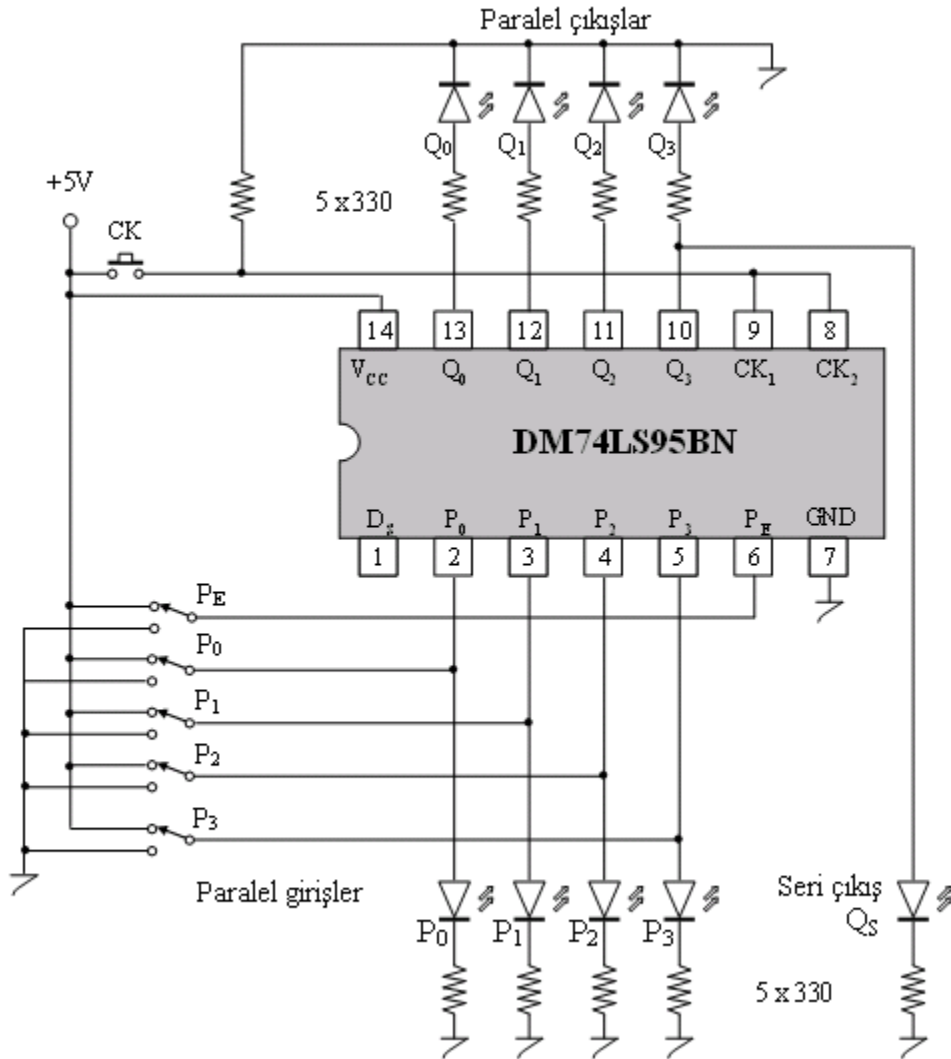
7495 entegresini paralel giriş – paralel çıkış olarak kullanmak için Şekil 2.5’teki devre kurulur. Girilecek paralel giriş bilgileri P0-P3 anahtarları ile ayarlanır. Örneğin, 1010 bilgisini girmek için; P0=1, P1=0, P2=1, P3=0 yapılır. Paralel yükleme için Tablo 2.1’e göre PE=1 olmalıdır. PE ucu boştaki bırakılarak “1” olması sağlanmıştır. Seri bilgi girişi yapılmayacağı için DS ucu kullanılmamıştır. Paralel giriş bilgileri P0-P3 anahtarları ile ayarlandıktan sonra bu bilgileri paralel çıkışlara aktarmak için bir CK uygulanması yeterlidir. CK butonuna basılıp bırakıldığında girişler, paralel çıkışlara yüklenir ve Q0=1, Q1=0, Q2=1, Q3=0 olur.



Şekil 2.5: 7495 entegresinin paralel giriş – seri çıkış olarak kullanılması

2.3.2. 7495 Entegresinin Paralel Giriş – Seri Çıkış Olarak Kullanılması

Şekil 2.6’da verilen devre şeması 7495 entegresi ile düzenlenmiştir. CK, birleştirilen 8 ve 9 numaralı uçlara uygulanır. Paralel girişlerdeki bilgiyi seri çıkışa aktarmak için, bilginin önce paralel çıkışlara yüklenmesi gerekir. Bunun için entegrenin 6 numaralı ucu (PE) “1” yapılır ve ilk CK uygulanır. İlk CK’nin ardından paralel girişler, paralel çıkışlara aktarılır. Paralel çıkışlardaki bilgiyi, sırasıyla seri çıkıştan almak için entegreyi seri girişli olarak kullanmak gerekir. Bu nedenle PE =0 yapılır. DS ucu boşta bırakıldığında “1” olarak varsayılır. Yüklü durumdaki paralel bilgiler, seri çıkışa gönderilirken paralel bilgilerin yerini alacak yeni bilgilerin önemi yoksa DS ucu boşta kalabilir. Eğer belli bir bilgi ile yenilenmesi gerekiyorsa, bu durumda yeni bilgiler DS ucu kullanılarak girilir ve her bir bit için CK uygulanır. Uygulanan her CK’de bilgiler bir sonraki FF’ye kayar.



Şekil 2.6: 7495 entegresinin paralel giriş – seri çıkış olarak kullanılması

UYGULAMA FAALİYETİ

İşlem Basamakları	Öneriler
➤ Şekil 2.6'daki devreyi kurunuz.	➤ Devreyi doğrudan deney bordu üzerine kurunuz.
➤ Devreye enerji uygulayınız.	➤ Güç kaynağınızın sabit 5V uçlarını kullanınız. ➤ Gerilimin tam 5V olmasına dikkat ediniz.
➤ Devreyi paralel yükleme moduna getiriniz.	➤ P_E anahtarını "1" konumuna getiriniz. ($P_E=1$).
➤ Çıkışların tümünü sıfırlayınız.	➤ Çıkışların tümünü aynı anda "0" yapmak için paralel girişlerden, paralel çıkışlara "0" yükleyiniz. ➤ $P_0=0, P_1=0, P_2=0, P_3=0$ yapınız. ➤ CK butonuna basıp bırakınız ve çıkış LED'lerinin söndüğüne dikkat ediniz.
➤ Paralel çıkışlara 1010 bilgisini yükleyiniz.	➤ $P_E=1$, ve $P_0=1, P_1=0, P_2=1, P_3=0$ yapınız. ➤ CK butonuna basıp bırakınız. ➤ $Q_0=1, Q_1=0, Q_2=1, Q_3=0$ olduğuna dikkat ediniz.
➤ Paralel çıkışlarda yüklü olan 1010 bilgisini seri çıkıştan (Q_3) alınız.	➤ P_E anahtarını "0" konumuna getiriniz. ➤ CK uygulamadan önce $Q_3=0$ olduğuna dikkat ediniz. ➤ İlk CK'yı uygulayınız ve $Q_3=1$ olduğuna dikkat ediniz. ➤ İkinci CK'yı uygulayınız ve $Q_3=0$ olduğuna dikkat ediniz. ➤ Üçüncü CK'yı uygulayınız ve $Q_3=1$ olduğuna dikkat ediniz (1010 bilgisini sırasıyla seri çıkışta gördünüz, eğer bir CK daha uygularsanız son biti de göndermiş olursunuz).

ÖLÇME VE DEĞERLENDİRME

OBJEKTİF TEST (ÖLÇME SORULARI)

Aşağıdaki soruları dikkatlice okuyarak uygun cevap şıkkını (Doğru / Yanlış) işaretleyiniz.

1. Paralel giriş – paralel çıkış bilgiyi transfer etme yöntemlerinden değildir.
2. Dört bitlik paralel bilgiyi paralel çıkışlardan alabilmek için dört adet CK uygulamak gerekir. (D / Y)
3. Dört bitlik seri bilgiyi paralel çıkışlardan alabilmek için sadece bir CK uygulamak yeterlidir. (D / Y)
4. 7495 entegresi seri giriş – seri çıkış olarak kullanılabilir. (D / Y)
5. 7495 entegresi seri giriş – paralel çıkış olarak kullanılabilir. (D / Y)
6. 7495 entegresi paralel giriş – paralel çıkış olarak kullanılabilir. (D / Y)
7. 7495 entegresi paralel giriş – seri çıkış olarak kullanılabilir. (D / Y)
8. 7495 entegresinde paralel yükleme yapmak için PE=1 olmalıdır. (D / Y)
9. Girişteki bilgiyi seri çıkışa aktarmak için, bilginin önce paralel çıkışlara yüklenmesi zaman kaybıdır ve gereksizdir. (D / Y)
10. 7495 entegresinin 8 ve 9 numaralı CK uçları kesinlikle birleştirilemez. (D / Y)

DEĞERLENDİRME

Cevaplarınızı cevap anahtarı ile karşılaştırınız. Doğru cevap sayınızı belirleyerek kendinizi değerlendiriniz. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt yaşadığınız sorularla ilgili konulara geri dönerek tekrar inceleyiniz. Tüm sorulara doğru cevap verdiyseniz diğer öğrenme faaliyetine geçiniz.

PERFORMANS TESTİ (YETERLİK ÖLÇME)

Değerlendirme Ölçütleri	Evet	Hayır
1. Şekil 2.6'daki devreyi doğru şekilde kurabildiniz mi ?		
2. Devreyi kurduktan sonra enerji uyguladınız mı?		
3. Devreyi paralel yükleme moduna getirebildiniz mi?		
4. Çıkışların tümünü sıfırlayabildiniz mi?		
5. Paralel çıkışlara 10101 bilgisini yükleyebildiniz mi ?		
6. Paralel çıkışlarda yüklü olan 1010 bilgisini seri çıkıştan alabildiniz mi?		

DEĞERLENDİRME

Yaptığınız değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Eksikliklerinizi araştırarak ya da öğretmeninizden yardım alarak tamamlayabilirsiniz. Cevaplarınızın tamamı “Evet” ise bir sonraki faaliyete geçiniz.

ÖĞRENME FAALİYETİ-3

AMAÇ

Gerekli ortam sağlandığında çok amaçlı kaydedici uygulamaları yapabileceksiniz.

ARAŞTIRMA

- Çok amaçlı kaydedicileri araştırınız.
- 74194 entegresini TTL kataloglardan ve İnternette araştırınız.
- Diğer kaydedici entegreleri kataloglardan ve İnternette araştırınız.

3. ÇOK AMAÇLI KAYDEDİCİ

Kaydediciler, sağa kaymalı kaydedici, sola kaymalı kaydedici ve paralel giriş – paralel çıkışlı kaydedici olmak üzere üç ana başlık altında incelenebilir. Bu işlemlerin tamamının bir arada yapılabilmesi amacıyla piyasada 74194 (4-Bit Bidirectional Universal Shift Registers) entegresi bulunmaktadır.

3.1. Evrensel Kaydedici (Univereal Register -74194-)

74194 evrensel kaydedici, sağa kaymalı kaydedici, sola kaymalı kaydedici veya paralel giriş - paralel çıkışlı kaydedici olarak çalışabilen dört bitlik yüksek hızlı bir kaymalı kaydedici entegresidir. Tablo 3.1’de DM74LS194AN entegresine ait National Semiconductor firmasının orijinal doğruluk tablosu verilmiştir.

Inputs										Outputs			
Clear	Mode		Clock	Serial		Parallel				Q _A	Q _B	Q _C	Q _D
	S1	S0		Left	Right	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q _{An}	Q _{Bn}	Q _{Cn}
H	L	H	↑	X	L	X	X	X	X	L	Q _{An}	Q _{Bn}	Q _{Cn}
H	H	L	↑	H	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	H
H	H	L	↑	L	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	L
H	L	L	X	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

Tablo 3.1: 74194 entegresine ait National Semiconductor firmasının orijinal doğruluk tablosu

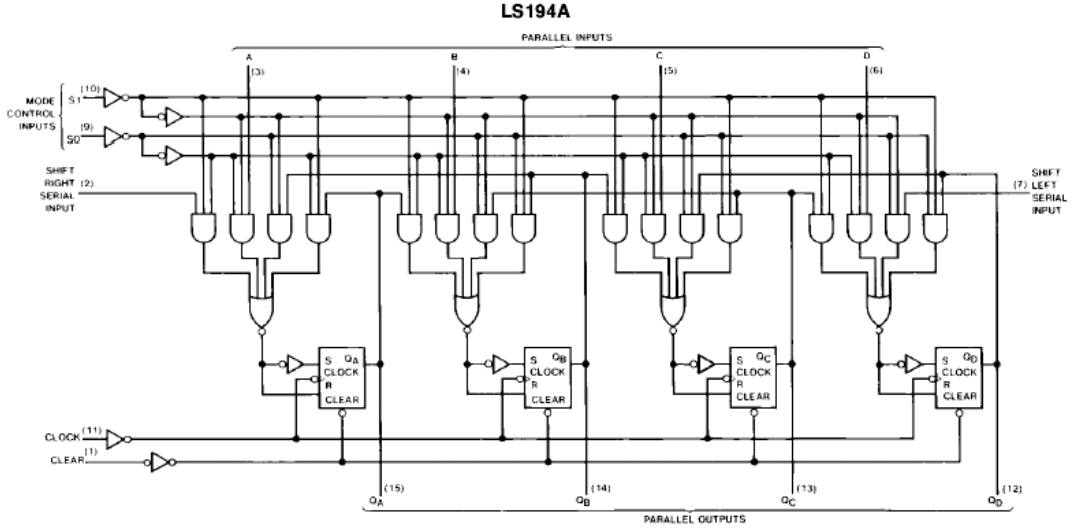
Anlatımda kolaylık olması bakımından Tablo 3.1’de verilen doğruluk tablosu düzenlenerek Tablo 3.2’de verilen doğruluk tablosu hazırlanmıştır. Tablo 3.2’deki doğruluk tablosunu inceleyecek olursak; 74194 entegresinin beş ayrı işlem modunun olduğunu görürüz. Bunlar:

- Resetleme işlemi: Resetleme işlemi sonucunda entegrenin tüm çıkışları “0” değerini alır. Resetleme işlemi için Şekil 3.1’de verilen 74194 entegresinin 1 numaralı ayağına (MR) lojik-0 uygulanır. Bu durumda diğer girişler önemsizdir. Resetleme işlemi sonucunda $Q_0=0$, $Q_1=0$, $Q_2=0$, $Q_3=0$ olur. Resetleme işlemi dışında $MR=1$ yapılır.
- Kilitleme işlemi: Kilitleme işlemi sonucunda çıkış değerleri sabitlenir. Çıkışlar hangi değeri içeriyorsa, o değeri korurlar. Kilitleme modunu geçerli kılmak için; $S_1=0$ ve $S_0=0$ yapılır. Kilitleme modu aktif durumdayken resetleme dışındaki diğer girişler önemsizdir.
- Sola kaydırma işlemi: $S_1=1$ ve $S_0=0$ yapılarak sola kaydırma modu seçilir. Bu mod seçildiğinde CK (clock) sinyalinin her yükselen kenarında sola kaydırma seri giriş (shift left serial input) ucuna (7 numaralı ayak) girilen bilgi bir sola kaydırılır. $S_1=1$, $S_0=0$ ve $MR=1$ iken 7 numaralı uca uygulanan bilgi, CK’nin yükselen kenarıyla Q_3 (bazı kaynaklarda Q_D olarak gösterilebilir) çıkışına yerleşir. Verilen bilgi “1” ise $Q_3=1$, verilen bilgi “0” ise $Q_3=0$ olur. Bu bilgi dördüncü CK sonunda Q_0 (ya da Q_A) çıkışına yerleşir.
- Sağa kaydırma işlemi: $S_1=0$ ve $S_0=1$ yapılarak sağa kaydırma modu seçilir. Bu mod seçildiğinde CK’nin her yükselen kenarında sağa kaydırma seri giriş (shift right serial input) ucuna (2 numaralı ayak) girilen bilgi bir sağa kaydırılır. $S_1=0$, $S_0=1$ ve $MR=1$ iken 2 numaralı uca uygulanan bilgi, CK’nin yükselen kenarıyla Q_0 çıkışına yerleşir. Verilen bilgi “1” ise $Q_0=1$, verilen bilgi “0” ise $Q_0=0$ olur. Bu bilgi dördüncü CK sonunda Q_3 çıkışına yerleşir.
- Paralel yükleme işlemi: Paralel yükleme işlemine paralel transfer modu da denir. $S_1=1$ ve $S_0=1$ yapılarak paralel girişlerdeki (P_0 , P_1 , P_2 , P_3) bilgi, çıkışlara (Q_0 , Q_1 , Q_2 , Q_3) aktarılır. $S_1=1$, $S_0=1$ ve $MR=1$ iken 3,4,5,6 numaralı paralel giriş uçlarına (P_0 , P_1 , P_2 , P_3) verilen bilgi, CK’nin yükselen kenarıyla Q_A , Q_B , Q_C , Q_D çıkışlarına yerleşir. Paralel girişteki bilgiyi, paralel çıkışlardan almak için tek CK yeterlidir.

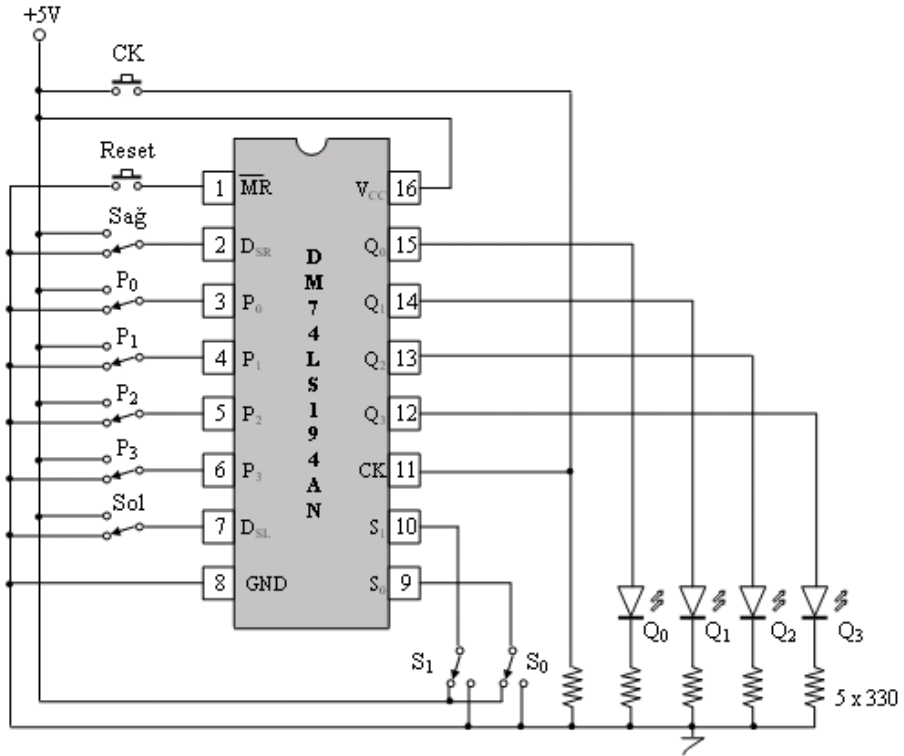
İŞLEM MODU	GİRİŞLER						ÇIKIŞLAR			
	MR	S_1	S_0	D_{SR}	D_{SL}	P_n	Q_0	Q_1	Q_2	Q_3
Resetleme	0	X	X	X	X	X	0	0	0	0
Kilitleme	1	0	0	X	X	X	Q_0	Q_1	Q_2	Q_3
Sola kaydırma	1	1	0	X	0	X	Q_1	Q_2	Q_3	0
	1	1	0	X	1	X	Q_1	Q_2	Q_3	1
Sağa kaydırma	1	0	1	0	X	X	0	Q_0	Q_1	Q_2
	1	0	1	1	X	X	1	Q_0	Q_1	Q_2
Paralel yükleme	1	1	1	X	X	P_n	P_0	P_1	P_2	P_3

Tablo 3.2: 74194 entegresinin doğruluk tablosu

Şekil 3.3'te 74194 entegresinin iç yapısı görülmektedir.



Şekil 3.3: 74194 entegresinin iç yapısı



Şekil 3.4: 74194 entegreli evrensel kaydedici

3.2. Diğer Kaydedici Entegreleri

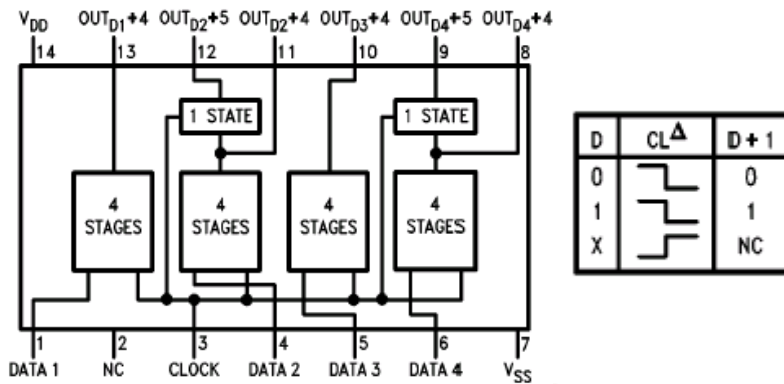
Piyasada kullanılan bazı kaydedici entegrelerin kataloglarda yer alan orijinal isimleri Tablo 3.3 ve Tablo 3.4'te verilmiştir.

40 SERİSİ SHIFT REGISTER	
CD4006BC	18-Stage Static Shift Register
CD4014BC	8-Stage Static Shift Register
CD4015BC	Dual 4-Bit Static Shift Register
CD4031BC	64-Stage Static Shift Register
CD4035BC	4-Bit Parallel-In / Parallel-Out Shift Register

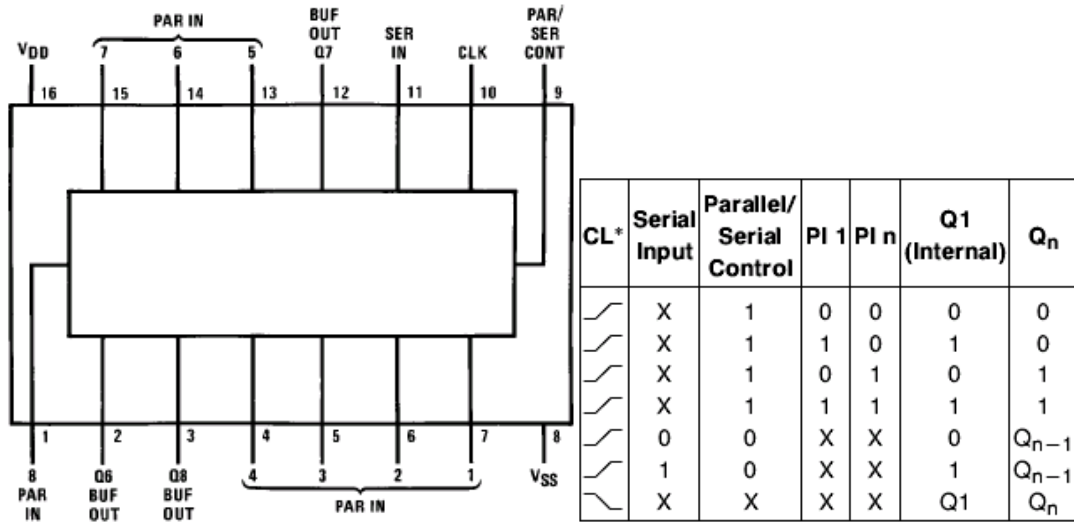
Tablo 3.3: 40 serisi (CMOS) kaymalı kaydedici entegreleri

74 SERİSİ SHIFT REGISTER	
DM7491	8-Bit Serial Shift Registers
DM7495	4-Bit Parallel Access Shift Registers
DM7496	5-Bit Shift Registers
DM7498	4-Bit Strobe Registers
DM74164	8-Bit Seral In / Parallel Out Shift Registers
DM74165	8-Bit Seral In / Parallel Out Shift Registers
DM74166	8-Bit Seral In / Parallel Out Shift Registers
DM74194	4-Bit Bidirectional Universal Shift Registers
DM74195	4-Bit Parallel Access Shift Registers
DM74198	8-Bit Shift Registers
DM74199	8-Bit Shift Registers
DM74295	TRI-STATE 4-Bit Parallel Access Shift Registers
DM74395	TRI-STATE 4-Bit Cascadable Shift Registers

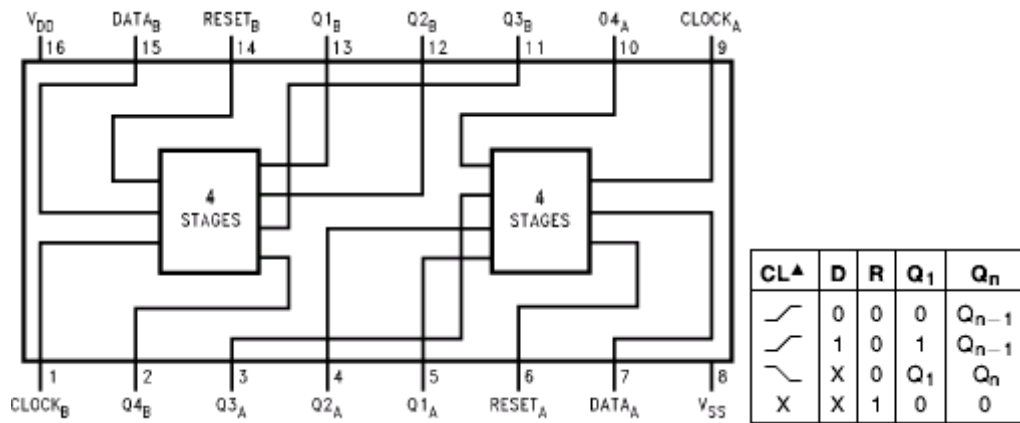
Tablo 3.4: 74 serisi (TTL) kaymalı kaydedici entegreleri



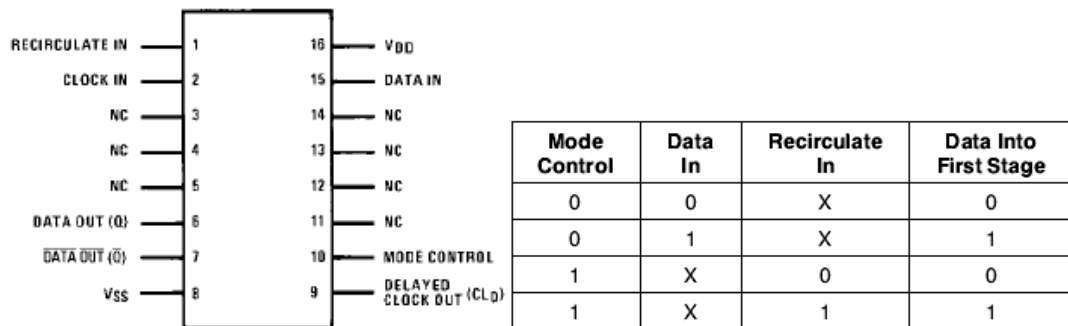
Şekil 3.5: CD4006BC entegresi ve doğruluk tablosu



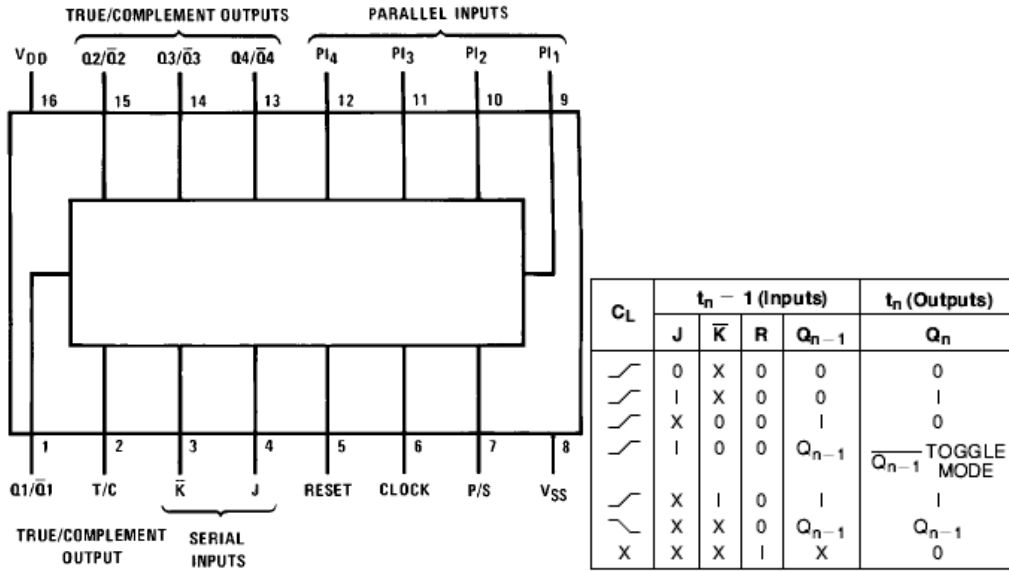
Şekil 3.6: CD4014BDC entegresi ve doğruluk tablosu



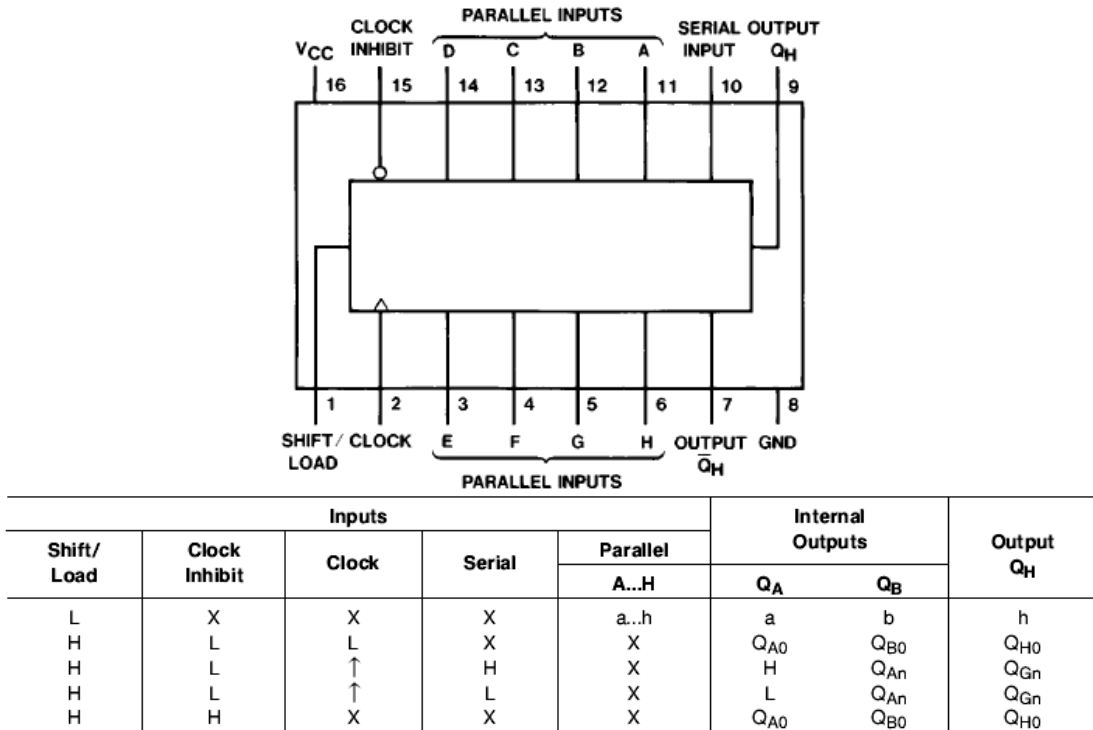
Şekil 3.7: CD4035BC entegresi ve doğruluk tablosu



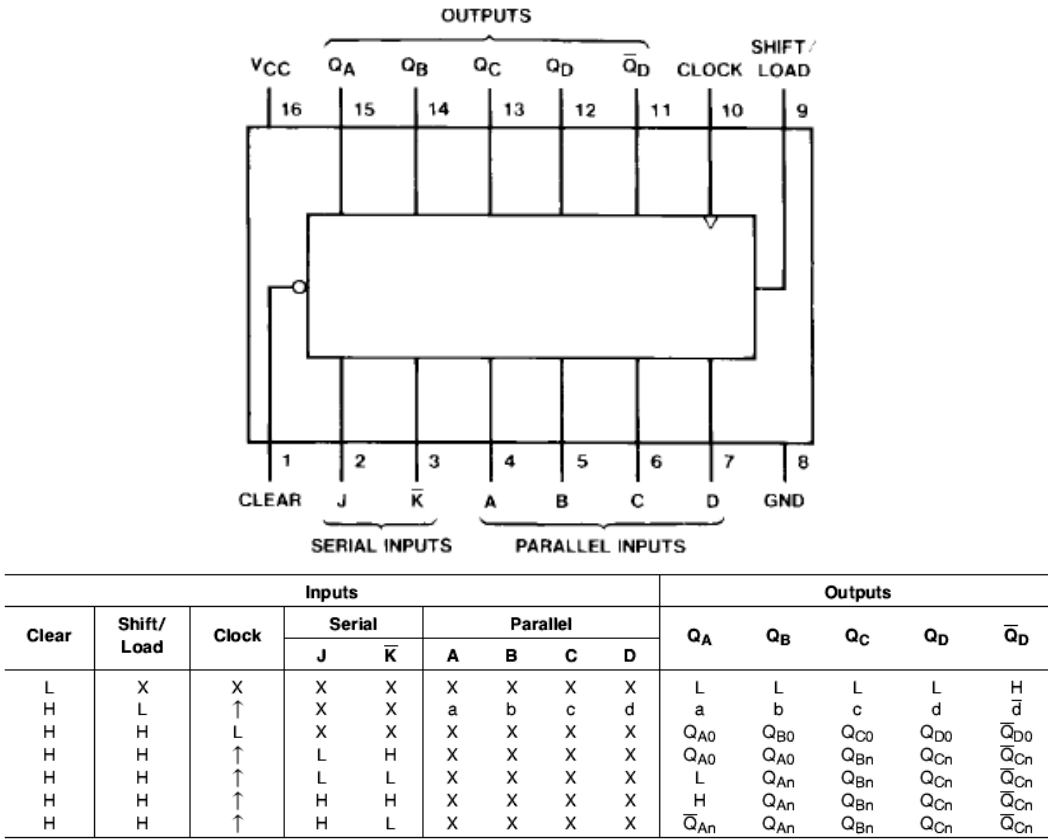
Şekil 3.8: CD4031B entegresi ve doğruluk tablosu



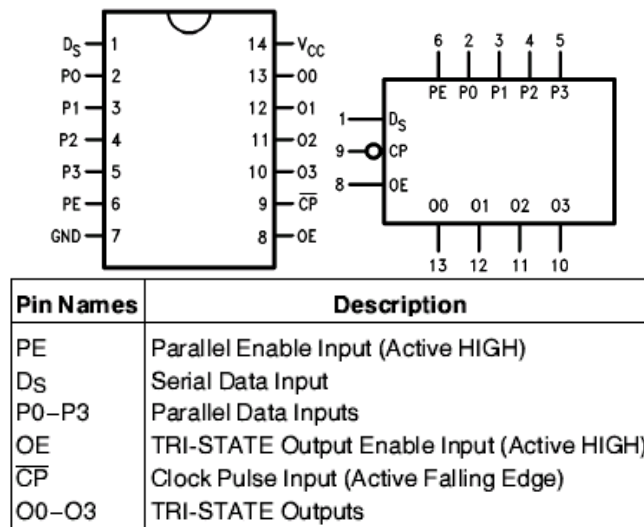
Şekil 3.9: CD4031B entegresi ve doğruluk tablosu



Şekil 3.10: DM74LS165N entegresi ve doğruluk tablosu



Şekil 3.11: DM74LS195AN entegresi ve doğruluk tablosu



Şekil 3.12: DM74LS295AN entegresi

UYGULAMA FAALİYETİ

İşlem Basamakları	Öneriler
➤ Şekil 3.4'teki devreyi kurunuz.	➤ Devreyi doğrudan deney bordu üzerine kurunuz.
➤ Devreye enerji uygulayınız.	➤ Güç kaynağınızın sabit 5V uçlarını kullanınız. ➤ Gerilimin tam 5V olmasına dikkat ediniz.
➤ Çıkışları sıfırlayınız.	➤ Çıkışları sıfırlamak için reset butonuna basıp bırakınız. ➤ Çıkış LED'lerinin söndüğüne dikkat ediniz.
➤ Devreyi sağa kaymalı kaydedici olarak programlayınız.	➤ $S_1=0$ ve $S_0=1$ yapınız (Bu modu seçmekle sağa seri bilgi kaydırmayı seçtiniz. Sol ve paralel giriş bilgilerinin durumu önemsizdir.)
➤ Seri girişten sağa kaydırmak suretiyle paralel çıkışlara 1111 bilgisini yükleyiniz.	➤ Sağ anahtarını "1" yapınız (2 numaralı sağa seri bilgi kaydırma" girişine verilen bilgi, CK'nin yükselen kenarıyla Q_0 çıkışına yerleşir). ➤ CK butonuna dört kez basıp bırakınız. Seri girişteki "1" bilgisinin sırasıyla sağa doğru kayarak çıkışlara yerleştiğini gözleyiniz ($Q_0=1$, $Q_1=1$, $Q_2=1$, $Q_3=1$ olduğuna dikkat ediniz).
➤ Reset butonuna basıp bırakarak çıkışları sıfırlayınız. ➤ Aşağıda verilen tablodaki her giriş değeri için CK uygulayınız ve çıkışların durumunu tabloya kaydediniz.	➤ Resetleme sonucunda $Q_0=0$, $Q_1=0$, $Q_2=0$, $Q_3=0$ olduğuna dikkat ediniz. ➤ Sağ anahtarını "1" yapınız. ➤ İlk CK'yı uygulayınız ve $Q_0=1$, $Q_1=0$, $Q_2=0$, $Q_3=0$ olduğuna dikkat ediniz. ➤ İkinci CK'yı uygulayınız ve $Q_0=1$, $Q_1=1$, $Q_2=0$, $Q_3=0$ olduğuna dikkat ediniz. ➤ Üçüncü CK'yı uygulayınız ve $Q_0=1$, $Q_1=1$, $Q_2=1$, $Q_3=0$ olduğuna dikkat ediniz.

Sağa Kaymalı Kaydedici						
$S_1=0, S_0=1$						
Giriş		Çıkış				
Sağ	Sol	Q_0	Q_1	Q_2	Q_3	
1	X					
1	X					
1	X					
1	X					
0	X					
0	X					
0	X					
0	X					

Tablo 3.5

➤ Devreyi sola kaymalı kaydedici olarak programlayınız.

➤ Reset butonuna basıp bırakarak çıkışları sıfırlayınız.

➤ Aşağıda verilen tablodaki her giriş değeri için CK uygulayınız ve çıkışların durumunu tabloya kaydediniz.

➤ Dördüncü CK'yı uygulayınız ve $Q_0=1, Q_1=1, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

➤ Sağ anahtarını "0" yapınız.

➤ Beşinci CK'yı uygulayınız ve $Q_0=0, Q_1=1, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

➤ Altıncı CK'yı uygulayınız ve $Q_0=0, Q_1=0, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

➤ Yedinci CK'yı uygulayınız ve $Q_0=0, Q_1=0, Q_2=0, Q_3=1$ olduğuna dikkat ediniz.

➤ Sekizinci CK'yı uygulayınız ve $Q_0=0, Q_1=0, Q_2=0, Q_3=0$ olduğuna dikkat ediniz.

➤ $S_1=1$ ve $S_0=0$ yapınız (Bu modu seçmekle sola seri bilgi kaydırmayı seçtiniz. Sağ ve paralel giriş bilgilerinin durumu önemsizdir).

➤ Resetleme sonucunda $Q_0=0, Q_1=0, Q_2=0, Q_3=0$ olduğuna dikkat ediniz.

➤ Sol anahtarını "1" yapınız.

➤ İlk CK'yı uygulayınız ve $Q_0=0, Q_1=0, Q_2=0, Q_3=1$ olduğuna dikkat ediniz.

➤ İkinci CK'yı uygulayınız ve $Q_0=0, Q_1=0, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

➤ Üçüncü CK'yı uygulayınız ve $Q_0=0, Q_1=1, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

➤ Dördüncü CK'yı uygulayınız ve $Q_0=1, Q_1=1, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

➤ Sağ anahtarını "0" yapınız.

➤ Beşinci CK'yı uygulayınız ve $Q_0=1, Q_1=1, Q_2=1, Q_3=0$ olduğuna dikkat ediniz.

➤ Altıncı CK'yı uygulayınız ve $Q_0=1,$

Sola Kaymalı Kaydedici $S_1=1, S_0=0$ <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <th colspan="2">Giriş</th> <th colspan="5">Çıkış</th> </tr> <tr> <th>Sağ</th> <th>Sol</th> <th>Q_0</th> <th>Q_1</th> <th>Q_2</th> <th>Q_3</th> <th></th> </tr> <tr><td>X</td><td>1</td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>X</td><td>1</td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>X</td><td>1</td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>X</td><td>1</td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>X</td><td>0</td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>X</td><td>0</td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>X</td><td>0</td><td></td><td></td><td></td><td></td><td></td></tr> <tr><td>X</td><td>0</td><td></td><td></td><td></td><td></td><td></td></tr> </table>							Giriş		Çıkış					Sağ	Sol	Q_0	Q_1	Q_2	Q_3		X	1						X	1						X	1						X	1						X	0						X	0						X	0						X	0						$Q_1=1, Q_2=0, Q_3=0$ olduğuna dikkat ediniz. ➤ Yedinci CK'yı uygulayınız ve $Q_0=1, Q_1=0, Q_2=0, Q_3=0$ olduğuna dikkat ediniz. ➤ Sekizinci CK'yı uygulayınız ve $Q_0=0, Q_1=0, Q_2=0, Q_3=0$ olduğuna dikkat ediniz.
Giriş		Çıkış																																																																											
Sağ	Sol	Q_0	Q_1	Q_2	Q_3																																																																								
X	1																																																																												
X	1																																																																												
X	1																																																																												
X	1																																																																												
X	0																																																																												
X	0																																																																												
X	0																																																																												
X	0																																																																												
➤ Devreyi paralel giriş – paralel çıkışlı kaydedici olarak programlayınız.							➤ $S_1=1$ ve $S_0=1$ yapınız (Bu modu seçmekle paralel kaydedici özelliği seçtiniz. Paralel mod seçiliyken sağ ve sol giriş bilgilerinin durumu önemsizdir).																																																																						
➤ Reset butonuna basıp bırakarak çıkışları sıfırlayınız.							➤ Resetleme sonucunda $Q_0=0, Q_1=0, Q_2=0, Q_3=0$ olduğuna dikkat ediniz.																																																																						
➤ Aşağıda verilen tablodaki her paralel giriş değeri için tek CK uygulayınız ve çıkışların durumunu tabloya kaydediniz.							➤ Paralel giriş anahtarlarını $P_0=0, P_1=0, P_2=0, P_3=0$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=0, Q_1=0, Q_2=0, Q_3=0$ olduğuna dikkat ediniz. ➤ Paralel giriş anahtarlarını $P_0=0, P_1=0, P_2=0, P_3=1$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=0, Q_1=0, Q_2=0, Q_3=1$ olduğuna dikkat ediniz. ➤ Paralel giriş anahtarlarını $P_0=0, P_1=0, P_2=1, P_3=1$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=0, Q_1=0, Q_2=1, Q_3=1$ olduğuna dikkat ediniz. ➤ Paralel giriş anahtarlarını $P_0=0, P_1=1, P_2=0, P_3=1$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=0, Q_1=1, Q_2=0, Q_3=1$ olduğuna dikkat ediniz. ➤ Paralel giriş anahtarlarını $P_0=0, P_1=1,$																																																																						

Paralel Kaydedici $S_1=1, S_0=1$									
Giriş						Çıkış			
Sağ	Sol	P_0	P_1	P_2	P_3	Q_0	Q_1	Q_2	Q_3
X	X	0	0	0	0				
X	X	0	0	0	1				
X	X	0	0	1	1				
X	X	0	1	0	1				
X	X	0	1	1	1				
X	X	1	0	0	1				
X	X	1	0	1	0				
X	X	1	1	1	1				

Tablo 3.7

$P_2=1, P_3=1$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=0, Q_1=1, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

- Paralel giriş anahtarlarını $P_0=1, P_1=0, P_2=0, P_3=1$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=1, Q_1=0, Q_2=0, Q_3=1$ olduğuna dikkat ediniz.
- Paralel giriş anahtarlarını $P_0=1, P_1=0, P_2=1, P_3=0$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=1, Q_1=0, Q_2=1, Q_3=0$ olduğuna dikkat ediniz.
- Paralel giriş anahtarlarını $P_0=1, P_1=1, P_2=1, P_3=1$ yapınız ve tek CK uygulayınız. Çıkışların $Q_0=1, Q_1=1, Q_2=1, Q_3=1$ olduğuna dikkat ediniz.

ÖLÇME VE DEĞERLENDİRME

OBJEKTİF TEST (ÖLÇME SORULARI)

Aşağıdaki soruları dikkatlice okuyarak uygun cevap şıkkını (Doğru / Yanlış) işaretleyiniz.

1. 74194 entegresi evrensel kaydedici olarak kullanılabilir. (D / Y)
2. 74194 entegresinin CK girişi 1 numaralı ayağıdır. (D / Y)
3. 74194 entegresini sağa kaymalı kaydedici olarak çalıştırmak için mod seçme uçlarını S1=1 ve S0=1 yapmak gerekir. (D / Y)
4. 74194 entegresini sola kaymalı kaydedici olarak çalıştırmak için mod seçme uçlarını S1=0 ve S0=0 yapmak gerekir. (D / Y)
5. 74194 entegresini paralel giriş – paralel çıkışlı kaydedici olarak çalıştırmak için mod seçme uçlarını S1=1 ve S0=1 yapmak gerekir. (D / Y)
6. 74194 entegresinin kitleme modunu aktif duruma getirmek için mod seçme uçlarını S1=0 ve S0=0 yapmak gerekir. (D / Y)
7. 74194 entegresi sağa kaymalı kaydedici olarak çalıştırıldığında “sola kaydırma seri giriş” ucuna girilen bilgiler önemsizdir. (D / Y)
8. 74194 entegresinin 9 ve 10 numaralı ayakları mod kontrol uçlarıdır. (D / Y)
9. 74194 entegresini resetlemede “1” aktiftir. (D / Y)
10. 74194 entegresi paralel transfer moduna ayarlıyken reset butonu işlemez. (D / Y)

DEĞERLENDİRME

Cevaplarınızı cevap anahtarı ile karşılaştırınız. Doğru cevap sayınızı belirleyerek kendinizi değerlendiriniz. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt yaşadığınız sorularla ilgili konulara geri dönerek tekrar inceleyiniz. Tüm sorulara doğru cevap verdiyseniz diğer öğrenme faaliyetine geçiniz.

PERFORMANS TESTİ (YETERLİK ÖLÇME)

Değerlendirme Ölçütleri	Evet	Hayır
1. Şekil 3.4'teki devreyi doğru şekilde kurabildiniz mi ?		
2. Devreyi kurduktan sonra enerji uyguladınız mı?		
3. Devreyi sağa kaymalı kaydedici olarak programlayabildiniz mi?		
4. Tablo 3.5'i amacına uygun şekilde doldurabildiniz mi?		
5. Devreyi sola kaymalı kaydedici olarak programlayabildiniz mi?		
6. Tablo 3.6'yı amacına uygun şekilde doldurabildiniz mi?		
7. Devreyi paralel giriş – paralel çıkışlı kaymalı kaydedici olarak programlayabildiniz mi?		
8. Tablo 3.7'yi amacına uygun şekilde doldurabildiniz mi?		

DEĞERLENDİRME

Yaptığınız değerlendirme sonunda “Hayır” şeklindeki cevaplarınızı bir daha gözden geçiriniz. Kendinizi yeterli görmüyorsanız öğrenme faaliyetini tekrar ediniz. Eksikliklerinizi araştırarak ya da öğretmeninizden yardım alarak tamamlayabilirsiniz. Cevaplarınızın tamamı “Evet” ise bir sonraki faaliyete geçiniz.

MODÜL DEĞERLENDİRME

OBJEKTİF TEST (ÖLÇME SORULARI)

Aşağıdaki soruları dikkatlice okuyarak uygun cevap şikkını (Doğru / Yanlış) işaretleyiniz.

1. Bilgiyi geçici olarak saklayan devrelere kaydedici ya da bellek denir. (D / Y)
2. Sekiz bitlik seri bilgiyi paralel çıkışlardan alabilmek için sekiz adet CK uygulamak gerekir. (D / Y)
3. 74164 entegresi seri giriş – seri çıkış olarak kullanılabilir. (D / Y)
4. 74164 entegresi seri giriş – paralel çıkış olarak kullanılabilir. (D / Y)
5. 74164 entegresi paralel giriş – paralel çıkış olarak kullanılabilir. (D / Y)
6. 74164 entegresi paralel giriş – seri çıkış olarak kullanılabilir. (D / Y)
7. Entegre sembolünde herhangi bir giriş ucunda küçük bir daire varsa, buraya “0” uygulandığında aktif olacağı anlaşılır. (D / Y)
8. 74164 entegresinde seri giriş için A ve B uçları birleştirilebilir. (D / Y)
9. Dört bitlik paralel bilgiyi paralel çıkışlardan alabilmek için dört adet CK uygulamak gerekir. (D / Y)
10. Dört bitlik seri bilgiyi paralel çıkışlardan alabilmek için sadece bir CK uygulamak yeterlidir. (D / Y)
11. 7495 entegresi seri giriş – seri çıkış olarak kullanılabilir. (D / Y)
12. 7495 entegresi seri giriş – paralel çıkış olarak kullanılabilir. (D / Y)
13. 7495 entegresi paralel giriş – paralel çıkış olarak kullanılabilir. (D / Y)
14. 7495 entegresi paralel giriş – seri çıkış olarak kullanılabilir. (D / Y)
15. 7495 entegresinde paralel yükleme yapmak için $PE=0$ olmalıdır. (D / Y)
16. 7495 entegresinin 8 ve 9 numaralı CK uçları kesinlikle birleştirilemez. (D / Y)
17. 74194 entegresinin CK girişi 8 numaralı ayağıdır. (D / Y)

18. 74194 entegresini sağı kaymalı kaydedici olarak çalıştırmak için mod seçme uçlarını $S1=0$ ve $S0=0$ yapmak gerekir. (D / Y)
19. 74194 entegresini sola kaymalı kaydedici olarak çalıştırmak için mod seçme uçlarını $S1=1$ ve $S0=1$ yapmak gerekir. (D / Y)
20. 74194 entegresini paralel giriş – paralel çıkışlı kaydedici olarak çalıştırmak için mod seçme uçlarını $S1=1$ ve $S0=0$ yapmak gerekir. (D / Y)
21. 74194 entegresinde $S1=0$ ve $S0=0$ yapılarak kilitleme modu aktif duruma getirilir. (D / Y)
22. 74194 entegresi sola kaymalı kaydedici olarak çalıştırıldığında “sağı kaydırma seri giriş” ucuna girilen bilgiler önemsizdir. (D / Y)
23. 74194 entegresinin 2 ve 7 numaralı ayakları mod kontrol uçlarıdır. (D / Y)
24. 74194 entegresini resetlemede “1” aktiftir. (D / Y)
25. 74194 entegresi paralel transfer moduna ayarlıyken çıkışı resetlemek mümkündür. (D / Y)

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız ve doğru cevap sayınızı belirleyerek kendinizi değerlendiriniz. Yanlış cevapladığınız konularla ilgili öğrenme faaliyetlerini tekrarlayınız. Tüm cevaplarınız doğruysa Modül Performans Değerlendirme sayfasına geçiniz.

PERFORMANS TESTİ (YETERLİK ÖLÇME)

Modül ile kazandığınız yeterlik, aşağıdaki ölçütlere göre değerlendirilecektir.

Değerlendirme Ölçütleri	Evet	Hayır
1. Şekil 1.9'deki devreyi doğru şekilde kurabildiniz mi ?		
2. Devreye enerji uygulayıp çıkışların tümünü sıfırlayabildiniz mi?		
3. Seri girişi "1" yapıp devreye tam sekiz adet CK uyguladınız mı ?		
4. Uyguladığınız sekiz adet CK sonucunda çıkışların tümü "1" oldu mu?		
5. 10101010 bilgisini paralel çıkışlara yükleyebildiniz mi?		
6. Şekil 2.6'daki devreyi doğru şekilde kurup enerji uyguladınız mı?		
7. Devreyi paralel yükleme moduna getirebildiniz mi?		
8. Çıkışların tümünü sıfırlayabildiniz mi?		
9. Paralel çıkışlara 10101 bilgisini yükleyebildiniz mi ?		
10. Paralel çıkışlarda yüklü olan 1010 bilgisini seri çıkıştan alabildiniz mi?		
11. Şekil 3.4'teki devreyi doğru şekilde kurabildiniz mi ?		
12. Devreyi kurduktan sonra enerji uyguladınız mı?		
13. Devreyi sağa kaymalı kaydedici olarak programlayabildiniz mi?		
14. Tablo 3.5'i amacına uygun şekilde doldurabildiniz mi?		
15. Devreyi sola kaymalı kaydedici olarak programlayabildiniz mi?		
16. Tablo 3.6'yı amacına uygun şekilde doldurabildiniz mi?		
17. Devreyi paralel giriş – paralel çıkışlı kaymalı kaydedici olarak programlayabildiniz mi?		
18. Tablo 3.7'yi amacına uygun şekilde doldurabildiniz mi?		

DEĞERLENDİRME

Yaptığınız değerlendirme sonucunda eksikleriniz varsa öğrenme faaliyetlerini tekrarlayınız.

Modülü tamamladınız, tebrik ederiz.

CEVAP ANAHTARLARI

ÖĞRENME FAALİYETİ-1 CEVAP ANAHTARI

1	D
2	Y
3	D
4	D
5	D
6	Y
7	Y
8	Y
9	D
10	Y

ÖĞRENME FAALİYETİ-2 CEVAP ANAHTARI

1	Y
2	Y
3	Y
4	D
5	D
6	D
7	D
8	D
9	Y
10	Y

ÖĞRENME FAALİYETİ-3 CEVAP ANAHTARI

1	D
2	Y
3	Y
4	Y
5	D
6	D
7	D
8	D
9	Y
10	Y

MODÜL DEĞERLENDİRME CEVAP ANAHTARI

1	D
2	D
3	D
4	D
5	Y
6	Y
7	D
8	D
9	Y
10	Y
11	D
12	D
13	D
14	D
15	Y
16	Y
17	Y
18	Y
19	Y
20	Y
21	D
22	D
23	Y
24	Y
25	D

KAYNAKÇA

- TEKİN, Engin, Metin BEREKET, Bilgisayar (Donanım) 10. Sınıf İş ve İşlem Yaprakları, MEB yayınları, 2005.
- www.alldatasheet.com
- www.chipdocs.com/datasheets/datasheet-pdf/74.html
- www.mavikitaplarserisi.com/tek_index.php
- TTL ve CMOS entegre katalogları